



Document Summary

[Preview Claims](#)[Preview Full Text](#)[Preview Full Image](#)

Email Link: A small icon of an envelope with an '@' symbol.

Document ID: JP 2001-168940 A2

Title: DATA COMMUNICATIONS EQUIPMENT AND DATA COMMUNICATION METHOD

Assignee: SEIKO EPSON CORP

Inventor: OTSUKA SHUJI

US Class:

Int'l Class: H04L 29/06 A; H04L 12/40 B

Issue Date: 06/22/2001

Filing Date: 12/07/1999

Abstract:

PROBLEM TO BE SOLVED: To easily set revision of a bus width.

SOLUTION: The data communications equipment connects three circuit modules M1, M2, M3 in a ring so as to transmit data only in a single direction. The circuit modules conducting data communication with each other are connected by two signal lines S1, S0 for setting the data bus width. The signal lines S1, S0 are connected to a control section 3 in each circuit module. The control section 3 receives data denoting the bus width set by the two signal lines S1, S0 between the control section 3 and the pre-stage circuit module from an input port 1 and transmits data denoting the bus width set by the two signal lines S1, S0 between the control section 3 and the circuit module of the next stage to an output port 2. Arbitrary application of ON/OFF control to a jumper switch SE of each circuit module connected to the two signal lines S1, S0 can set the data bus width, which facilitates change of the data bus width.

(C)2001,JPO

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-168940

(P2001-168940A)

(43) 公開日 平成13年6月22日(2001.6.22)

(51) Int.Cl.

H 0 4 L 29/06
12/40

識別記号

F I

H 0 4 L 13/00
11/00

テームト(参考)

3 0 5 C 5 K 0 3 2
3 2 0 5 K 0 3 4

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号

特願平11-347433

(22) 出願日

平成11年12月7日(1999.12.7)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 大▲塚▼修 司

長野県諏訪市大和三丁目3番5号 セイコ
ーエプソン株式会社内

(74) 代理人 100064285

弁理士 佐藤 一雄 (外3名)

Fターム(参考) 5K032 AA09 BA04 CC01 DA12 EC01

5K034 AA19 AA20 DD01 EE07 EE08

FF12 GG02 GG06 HH01 HH02

HH04 HH05 HH07 HH12 HH63

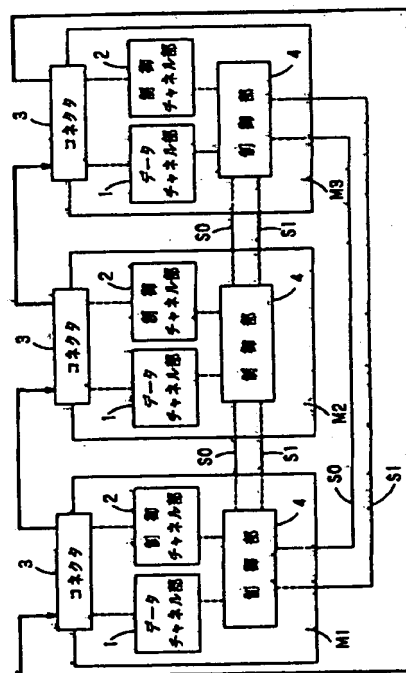
JJ24 KK04 LL01 MM24

(54) 【発明の名称】 データ通信装置およびデータ通信方法

(57) 【要約】

【課題】 バス幅の設定変更を容易に行うことができるようにする。

【解決手段】 データ通信装置は、3つの回路モジュールM1、M2、M3をリング状に接続して単方向にのみデータを送信できるようにしている。互いにデータ通信を行う回路モジュール同士は、データバス幅を設定するための2本の信号線S1、S0で接続されている。これら信号線S1、S0は、各回路モジュール内の制御部3に接続されている。制御部3は、前段の回路モジュールとの間の2本の信号線S1、S0により設定されたバス幅のデータを入力ポート1から取り込むとともに、次段の回路モジュールとの間の2本の信号線S1、S0により設定されたバス幅のデータを出力ポート2に送出する。信号線S1、S0に接続されたジャンパースイッチSWを各回路モジュールごとに任意にオン・オフ制御してデータバス幅を設定するため、データバス幅の変更が容易になる。



1

【特許請求の範囲】

【請求項1】複数の回路モジュール間でデータバスを介してデータ伝送を行うデータ通信装置において、互いにデータ通信を行う2つの回路モジュール間に前記データバスとは別個に接続される所定本数の信号線を備え、

前記2つの回路モジュールのそれぞれは、

前記所定本数の信号線を前記データバスのバス幅に応じた電圧に設定する電圧設定回路と、

前記所定本数の信号線の電圧により、前記2つの回路モジュール間の前記データバスのバス幅を設定するバス幅設定回路と、を有することを特徴とするデータ通信装置。

【請求項2】前記バス幅設定回路は、前記2つの回路モジュール内の前記電圧設定回路が、同一の前記信号線に対してそれぞれ異なる電圧を設定した場合には、これら2つの電圧のうち、バス幅が狭い方の電圧に合わせてバス幅を設定することを特徴とする請求項1に記載のデータ通信装置。

【請求項3】前記所定本数の信号線のそれぞれごとに、抵抗およびジャンパスイッチを有し、前記抵抗の一端は対応する信号線に接続され、他端は所定の正電圧端子に接続され、前記ジャンパスイッチの一端は対応する信号線に接続され、他端は接地端子に接続されることを特徴とする請求項1または2に記載のデータ通信装置。

【請求項4】前記電圧設定回路は、同一の前記信号線に接続される一方の前記ジャンパスイッチがオンで、他方の前記ジャンパスイッチがオフの場合には、この信号線の電圧を接地端子と同電圧にすることを特徴とする請求項3に記載のデータ通信装置。

【請求項5】前記複数の回路モジュールは、リング状に接続されて単方向にのみデータを送信することを特徴とすることを特徴とする請求項1～4のいずれかに記載のデータ通信装置。

【請求項6】前記複数の回路モジュールのそれぞれは、前段の前記回路モジュールとの間に接続される前記所定本数の信号線に対応した第1の抵抗および第1のジャンパスイッチと、

次段の前記回路モジュールとの間に接続される前記所定本数の信号線に対応した第2の抵抗および第2のジャンパスイッチと、を有し、

前記第1および第2の抵抗の一端はそれぞれ対応する信号線に接続され、他端は所定の正電圧端子に接続され、前記第1および第2のジャンパスイッチの一端はそれぞれ対応する信号線に接続され、他端は接地端子に接続され、

前記バス幅設定回路は、前記第1および第2のジャンパスイッチのオン・オフに応じて、前段の前記回路モジュールとの間のデータバス幅と、次段の前記回路モジュールとの間のデータバス幅とを個別に設定することを特徴とする請求項5に記載のデータ通信装置。

2

ールとの間のデータバス幅とを個別に設定することを特徴とする請求項5に記載のデータ通信装置。

【請求項7】前記リング状に接続された3つ以上の回路モジュールは、プリンタに内蔵、あるいはプリンタに接続されるオプション機器に内蔵されるものであり、ホストコンピュータとデータの送受を行うためのインタフェース機能を有する回路モジュールと、画像処理を行う回路モジュールと、プリンタの機構部分を制御する回路モジュールとを少なくとも有することを特徴とする請求項1～6のいずれかに記載のデータ通信装置。

【請求項8】複数の回路モジュール間でデータ伝送を行うデータ通信方法において、

前記複数の回路モジュールをリング状に接続して、各モジュール間で単方向にパケットを送信するとともに、互いにデータ通信を行う前記回路モジュール同士を所定本数の信号線にて接続し、前記所定本数の信号線の電圧を前記回路モジュールごとに個別に設定して、前段の前記回路モジュールとのデータ通信時のバス幅と次段の前記回路モジュールとのデータ通信時のバス幅とを設定することを特徴とするデータ通信方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数の回路モジュール間でデータ通信を行うデータ通信装置に関し、例えば、プリンタに内蔵される複数の回路モジュール間、あるいはプリンタに内蔵される回路モジュールとプリンタのオプション機器に内蔵される回路モジュールとの間でのデータ通信などに適用されるものである。

【0002】

【従来の技術】プリンタ内のプリンタ制御回路は、通常、複数の回路モジュールで構成されている。例えば、図10は、ホストコンピュータとの信号の送受を行うIFモジュール11と、画像処理を行う画像処理モジュール12と、プリンタの機構部分を制御するメカ制御モジュール13とを有するプリンタ制御回路の従来例を示している。これらモジュールはそれぞれ別個のCPUや制御部を有し、通常はそれぞれ別基板で構成されている。

【0003】各モジュールは、入出力ポートを有し、隣接するモジュールとの間で互いに信号の送受を行う。例えば、図10の場合、IFモジュール11と画像処理モジュール12との間で双方向に信号の送受を行い、また、画像処理モジュール12とメカ制御モジュール13との間で双方向に信号の送受を行う。

【0004】

【発明が解決しようとする課題】しかしながら、各回路モジュールは、必ずしも同一のデータバス幅を備えていない。画像処理などの大量のデータを高速に処理する必要がある回路モジュールのバス幅は一般に広く設定されている（例えば、32ビット幅など）のに対し、I/O処理などを行う回路モジュールのバス幅は狭く設定され

3

ている(例えば、8ビット幅など)。

【0005】このため、バス幅の異なる2つの回路モジュール同士でデータ通信を行う場合には、データの取りこぼしなどのデータ通信エラーが起きるおそれがあった。また、修理やバージョンアップ等のために回路モジュールごとに交換する場合、交換後の回路モジュールのバス幅が、交換前の回路モジュールのバス幅と異なる場合もある。この場合、従来は、交換した回路モジュール以外のモジュールも変更するようにしており、交換作業に手間がかかるという問題があった。

【0006】本発明は、このような点に鑑みてなされたものであり、その目的は、バス幅の設定変更を容易に行うことができるデータ通信装置およびデータ通信方法を提供することにある。

【0007】

【課題を解決するための手段】上述した課題を解決するために、請求項1の発明は、複数の回路モジュール間でデータバスを介してデータ伝送を行うデータ通信装置において、互いにデータ通信を行う2つの回路モジュール間に前記データバスとは別個に接続される所定本数の信号線を備え、前記2つの回路モジュールのそれぞれは、前記所定本数の信号線を前記データバスのバス幅に応じた電圧に設定する電圧設定回路と、前記所定本数の信号線の電圧により、前記2つの回路モジュール間の前記データバスのバス幅を設定するバス幅設定回路と、を有する。

【0008】請求項1の発明では、互いに通信を行う回路モジュール間を接続する信号線の電圧により、回路モジュール間でのデータバス幅を設定するため、データバス幅の異なる回路モジュール同士でも、データの取りこぼしなくデータ伝送を行うことができる。

【0009】請求項2の発明では、互いに通信を行う2つの回路モジュールが、それぞれ異なる信号線電圧を設定した場合には、バス幅の狭い方の信号線電圧に合わせてバス幅を設定するため、データの取りこぼしがない。

【0010】請求項3の発明では、ジャンパスイッチと抵抗とを各信号線に接続するため、ジャンパスイッチのオン・オフにより、信号線を接地電圧か正電圧のいずれかに設定できる。

【0011】請求項4の発明では、互いにデータ通信を行う2つの回路モジュールが、同一の信号線に対してジャンパスイッチのオン・オフを互いに逆にした場合には、この信号線を接地電圧にする。これにより、バス幅の狭い方に合わせることができる。

【0012】請求項5の発明では、各回路モジュールをリング状に接続して単方向にのみデータを送信するため、入出力ポートの数を削減できるとともに、データの伝送速度を向上できる。

【0013】請求項6の発明では、入力ポートのデータ

4

バス幅と、出力ポートのデータバスを個別に設定できる。

【0014】請求項7の発明では、プリンタに使用される回路モジュールごとの交換が容易になる。

【0015】請求項8の発明は、複数の回路モジュール間でデータ伝送を行うデータ通信方法において、前記複数の回路モジュールをリング状に接続して、各モジュール間で単方向にパケットを送送するとともに、互いにデータ通信を行う前記回路モジュール同士を所定本数の信号線にて接続し、前記所定本数の信号線の電圧を前記回路モジュールごとに個別に設定して、前段の前記回路モジュールとのデータ通信時のバス幅と次段の前記回路モジュールとのデータ通信時のバス幅とを設定する。

【0016】

【発明の実施の形態】以下、本発明に係るデータ通信装置およびデータ通信方法について、図面を参照しながら具体的に説明する。

【0017】図1は本発明に係るデータ通信装置の概略構成図である。図1のデータ通信装置は、モジュール間のバス幅を任意に設定変更できるようにした点に特徴がある。

【0018】図1のデータ通信装置は、3つの回路モジュールM1、M2、M3をリング状に接続して単方向にのみデータを送信できるようにしている。各回路モジュールM1、M2、M3はそれぞれ、データを伝送するデータチャネル部1と、制御情報を伝送する制御チャネル部2と、データおよび制御情報が入出力されるコネクタ3と、データバス幅の制御等を行う制御部4とを有する。

【0019】隣接するコネクタ3間には転送バス5が接続されている。転送バス5のバス幅は、例えば、8ビット、16ビットおよび32ビットから選択可能とされている。また、転送バス5には、アドレス線が1本設けられている。このアドレス線の論理により、データチャネル部1用のデータと制御チャネル部2用のデータとを区別することができる。この他、転送バス5には、イネーブル信号やりセット信号等の制御信号線が設けられている。

【0020】各回路モジュール間では、非同期通信を行う。このため、送信元の回路モジュールのシステムクロックと、送信先の回路モジュールのシステムクロックとは、互いに非同期で構わない。

【0021】通信速度は、送信元と送信先の各回路モジュールのシステムクロックのうち、周波数が低い方のシステムクロックに合わせる。また、1パケットのデータを転送するのに、システムクロックが2クロック分必要とされる。したがって、送信元と送信先の各回路モジュールのシステムクロックがともに40MHzであれば、転送速度は20MHzになる。

【0022】これら回路モジュールM1、M2、M3

は、図2(a)に示すようなプリント基板で構成されていてもよいし、図2(b)に示すようなLSIチップで構成されていてもよい。あるいは、プリント基板やLSIチップ内の回路ブロックを回路モジュールとして取り扱ってもよい。また、すべての回路モジュールがプリンタに内蔵されていてもよいし、一部の回路モジュールはプリンタ本体に内蔵され、その他の回路モジュールは外付けのオプション機器に内蔵されていてもよい。

【0023】図1のデータチャネル部1では、印刷データの転送を行う。制御チャネル部2では、プリンタ制御コマンド、プリンタ・メンテナンス・コマンド、および通信制御コマンドなどの制御情報の転送を行う。

【0024】送信先の回路モジュールが、何らかの事情により、送信元の回路モジュールの印刷データを受信できない場合でも、通信を遮断させることなく、制御チャネル部2に切り換えてコマンドの通信を継続することができる。

【0025】また、制御チャネル部2に流れるコマンドは、データチャネル部1に流れる印刷データよりも通信の優先順序が高く設定されている。このため、送信元の回路モジュールは、データチャネル部1への印刷データと制御チャネル部2へのコマンドとの双方が存在する場合には、制御チャネル部2へのコマンドを優先させて送信する。

【0026】転送バス5を介して伝送される信号には、送信元の回路モジュールが送信先の回路モジュールに送信する信号と、送信先の回路モジュールが送信元の回路モジュールに送信する信号とが含まれている。

【0027】送信先への信号の中には、送信先アドレスを指定するアドレス信号A D_{xx}と、送信データ信号DATA_{xx}と、データの送信を通知するストロブ信号STB_{xx}とが存在する。また、送信元への信号の中には、データの受信準備が整ったことを通知するアクノリッジ信号（通信準備完了信号）ACK_{xx}と、データの受信準備が整っていないことを通知するナック信号（通信不能信号）NACK_{xx}とが存在する。

【0028】図1に示すように、各回路モジュールは、リング状に接続されているため、単方向にパケットを送信しても、すべての回路モジュールにパケットを送り届けることができる。送信されたパケットは、各回路モジュール間を一巡して、元の回路モジュールに戻ってくる。これにより、送信元の回路モジュールは、他のすべての回路モジュールにパケットが伝送されたことを認識する。この場合、同一のパケットを何度も伝送することを避けるために、送信元のパケットは、自分に戻ってきたパケットを廃棄するのが望ましい。

【0029】各回路モジュール間の転送バス5の形態には種々のものが適用可能であり、PCIバス等の汎用のバスを利用してもよいし、専用のバスを利用してもよい。あるいは、コネクタ3としてUSB端子やIEEE1394

端子を利用して、USBやIEEE1394の規格に沿ったデータを送受してもよい。

【0030】本実施形態の場合、データは単方向にしか流れないため、入出力ポートの構成を簡略化できるとともに、データの伝送速度を向上できる。すなわち、双方向にデータを送受する場合、双方向バッファなどを設けなければならないため、構成が複雑になり、また、データの切り替え制御に時間がかかることから、データの伝送速度が制限されてしまうが、本実施形態のように単方向にデータ伝送を行えば、データの切り替え制御が不要な分だけ高速にデータ伝送を行える。

【0031】データの伝送速度をさらに向上させたい場合は、各回路モジュール間で送受されるデータ量に応じて回路モジュールの接続順序を決定すればよい。例えば、回路モジュールM1がIF回路モジュール、回路モジュールM2が画像処理回路モジュール、回路モジュールM3がメカ制御回路モジュールの場合、回路モジュールM1から回路モジュールM2へのデータ伝送量と、回路モジュールM2から回路モジュールM3へのデータ伝送量とが多いのに対し、回路モジュールM2から回路モジュールM1へのデータ伝送量と回路モジュールM3から回路モジュールM2へのデータ伝送量は少ない。

【0032】本実施形態は、互いにデータ通信を行う回路モジュール同士を、データバス幅設定用の2本の信号線S0、S1で接続している。これら信号線S0、S1は、バッファBを介して各回路モジュール内の制御部3に接続されている。制御部3は、後述するように、前段の回路モジュールとの間の2本の信号線S0、S1により設定されたバス幅のデータを入力ポート1から取り込むとともに、次段の回路モジュールとの間の2本の信号線S0、S1により設定されたバス幅のデータを出力ポート2に送出する。

【0033】図3は制御部3の入力部分の回路図である。図示のように、各信号線S0、S1は、プルアップ抵抗Rを介して電源端子VDDに接続されるとともに、ジャンパスイッチSWを介して接地端子に接続されている。ジャンパスイッチSWをオン状態にすれば、信号線S0、S1は接地電圧になり、ジャンパスイッチSWをオフ状態にすれば、信号線S0、S1は電源電圧VDDになる。

【0034】各回路モジュールM1、M2、M3には、図4に示すように、前段の回路モジュールとの間の2本の信号線S0、S1に接続されたジャンパスイッチSWおよびプルアップ抵抗Rと、次段の回路モジュールとの間の2本の信号線S0、S1に接続されたジャンパスイッチSWおよびプルアップ抵抗Rとが設けられている。

【0035】ジャンパスイッチSWの一端は対応する信号線S0、S1に接続され、他端は接地端子に接続されている。また、プルアップ抵抗Rの一端は対応する信

7

号線S0、S1に接続され、他端は正電圧端子に接続されている。

【0036】ジャンパスイッチSWのそれぞれは、作業が必要に応じて任意にオン・オフすることができ、これにより、入力信号のバス幅と出力信号のバス幅とをそれぞれ独立に設定することができる。

【0037】図5は信号線S0、S1の電圧とバス幅との関係を示す図である。図5では、信号線S0、S1の電圧が電源電圧の場合を「1」、信号線S0、S1の電圧が接地電圧の場合を「0」としている。信号線S0、S1がいずれも「1」の場合はデータバス幅は32ビットであり、信号線S1が「1」で信号線S0が「0」の場合はデータバス幅は16ビットである。また、信号線S1が「0」で信号線S0が「1」の場合と、信号線S0、S1がいずれも「0」の場合はデータバス幅は8ビットである。

【0038】仮に、隣接する2つの回路モジュールの一方が信号線S0、S1をいずれも「1」にし、他方が信号線S0、S1をいずれも「0」にすると、図4の回路からわかるように、信号線S0、S1はいずれも「0」になる。すなわち、図4の回路は、負論理のワイヤード・オアとして機能する。したがって、隣接する2つの回路モジュールがそれぞれ異なるバス幅を設定すると、これらモジュール間では、バス幅の小さい方に自動設定されてデータ伝送が行われる。

【0039】このように、本実施形態では、複数の回路モジュールをリング状に接続するとともに、隣接する2つの回路モジュール間に2本の信号線S0、S1を設け、これら信号線S0、S1に接続されたジャンパスイッチSWを各回路モジュールごとに任意にオン・オフ制御してデータバス幅を設定するため、データバス幅の変更が容易になる。したがって、データバス幅の異なる他のモジュール基板への交換を容易に行うことができる。

【0040】また、バス幅の異なる回路モジュールを接続する場合には、バス幅の狭い方に自動設定されてデータ伝送が行われるため、データの受信ミスなどの不具合が起きるおそれはない。また、データ伝送を開始する前に、制御部3はデータバス幅を認識できるため、受け手が受信できないようなデータビットに誤ってデータを送信するおそれなくなる。

【0041】さらに、各回路モジュールM1、M2、M3への入力信号のバス幅と出力信号のバス幅を個別に設定できるため、バス幅の異なる回路モジュールを組み合わせでシステムを構成することができる。

【0042】このような効果に加えて、本実施形態は、各回路モジュールM1、M2、M3をリング状に接続して単方向にのみデータを送信するため、入出力ポート1、2の数を減らすことができるとともに、データの伝送速度を向上できる。また、各回路モジュール間でパケ

8

ットの形態でデータを伝送するようにすれば、パケットの宛先を個別に指定できるため、所望の回路モジュールに迅速にデータを送り届けることができる。

【0043】上述したように、転送バス5にはリセット信号が含まれている。リング状に接続された図の回路モジュールの中には、リセット回路を内蔵するものと、リセット回路を内蔵しないものがあり、リセット回路から出力されたりリセット信号は、転送バス5を介して、他のすべての回路モジュールに伝送されて、各回路モジュールをリセット状態にする。

【0044】図6(a)はリセット回路31を内蔵する回路モジュールのリセット信号の流れを示す図、図5(b)はリセット回路31を内蔵しない回路モジュールのリセット信号の流れを示す図である。

【0045】図示のように、コネクタ3には、リセット信号の入力端子と出力端子が別個に設けられており、これら入出力端子はともに、回路モジュールの内部でリセット信号線Rsigに接続されている。このリセット信号線Rsigは、回路モジュール内部の各回路ブロックに接続されている。また、リセット信号線Rsigにはプルアップ抵抗R1が取り付けられており、通常はハイレベルに設定されている。

【0046】図5(a)のリセット回路31からローレベル信号が出力されると、すべての回路モジュールのリセット信号線Rsigがローレベルになり、すべての回路モジュールはリセット状態になる。

【0047】このように、本実施形態では、リセット信号を転送バス5を介してリング状に伝送するため、一つの回路モジュールのみにリセット回路31を設けても、他のすべての回路モジュールをほぼ同タイミングでリセット状態にすることができる。

【0048】図6は各回路モジュールでのデータの流れを示す図である。図示のように、転送バス5が接続されるコネクタ3には、データ入力端子Dinと、データ出力端子Doutと、共通信号端子COMとが設けられている。

【0049】データ入力端子Dinに入力されたデータは、デコード部41で印刷データと印刷制御データとに分けられ、印刷データはデータ入力FIFO42にいったん格納され、印刷制御データは制御データ入力FIFO43にいったん格納される。データ入力FIFO42と制御データ入力FIFO43に格納されたデータは、必要に応じて制御部4に送られて処理される。

【0050】一方、他の回路モジュールに送信するデータは、制御部4からデータ出力FIFO44と制御データ出力FIFO45を介してエンコード部46に入力され、エンコードされる。エンコードされたデータは、コネクタ3のデータ出力端子Doutを介して転送バス5に伝送される。

【0051】なお、図7のデータ入力FIFO42とデータ

10

20

30

40

50

出力FIFO44が図1のデータチャネル部に対応し、図7の制御データ入力FIFO43と制御データ出力FIFO45が図1の制御チャネル部に対応する。

【0052】図8はパケットのデータ構成を示す図である。図示のように、パケットは、送信先アドレス領域21と、送信元アドレス領域22と、データ長領域23と、コマンド領域24とで構成される。

【0053】送信先アドレス領域21は、パケット送信先の回路モジュールの論理アドレスを示す領域であり、この領域21はさらに、全回路モジュールを指定するブロードキャスト論理アドレス領域と、特定の回路モジュールの論理アドレスを指定する個別論理アドレス領域とに分かれている。

【0054】送信元アドレス領域22は、パケット送信元の回路モジュールの論理アドレスを示す領域である。データ長領域23は、コマンド領域のデータ長（単位バイト）を示す領域であり、この領域には任意のコマンドが格納される。

【0055】各回路モジュールは、他の回路モジュールにコマンドを送送する際、送信先の回路モジュールが本データ通信装置に実際に実装されているか否かを検知する必要がある。また、送信先の回路モジュールが実装されている場合には、送信先の回路モジュールの論理アドレスと、送信元である自己の論理アドレスを検知する必要がある。

【0056】このため、本データ通信装置は、電源投入時に、実際に実装されている回路モジュールの確認と、これら回路モジュールの論理アドレスの確認とを行う。

【0057】各回路モジュール間での通信方法には、大きく分けて、ブロードキャスト・コマンド通信とピア・トゥ・ピア・コマンド通信との2つがある。また、通信されるコマンドの種類としては主に、プリンタ制御コマンド、プリンタ・メンテナンス・コマンドと回路モジュール間の通信制御コマンドとがある。

【0058】図1に示すように、各回路モジュールは、リング状に接続されているため、単方向にパケットを送送しても、すべての回路モジュールにパケットを送り届けることができる。送信されたパケットは、各回路モジュール間を一巡して、元の回路モジュールに戻ってくる。これにより、送信元の回路モジュールは、他のすべての回路モジュールにパケットが伝送されたことを認識する。この場合、同一のパケットを何度も伝送することを避けるために、送信元のパケットは、自分に戻ってきたパケットを廃棄するのが望ましい。

【0059】各回路モジュールは、パケットを単に受け渡しする場合と、受信したパケットを加工変形して次の回路モジュールに送信する場合がある。後者の場合、例えば、回路モジュールM1は、プリンタのコマンドを含むパケットを回路モジュールM2に送信し、回路モジュールM2は、パケット中のコマンドを解釈してドット情

報に変換し、ドット情報を含むパケットを回路モジュールM3に送信する。また、回路モジュールM3は、パケットに含まれるドット情報に基づいて、プリンタの印字ヘッドから吐出されるインクの制御を行う。

【0060】このように、プリンタの処理順序に従って各回路モジュールを配置すれば、各回路モジュールの処理結果をパケットの形態で次の処理を行う回路モジュールに伝送でき、効率よく印字処理を行うことができる。

【0061】各回路モジュール間の転送パス5の形態には種々のものが適用可能であり、PCIバス等の汎用のバスを利用してもよいし、専用のバスを利用してもよい。あるいは、コネクタ33としてUSB端子やIEEE1394端子を利用して、USBやIEEE1394の規格に沿ったデータを送受してもよい。

【0062】本実施形態の場合、データは単方向にしか流れないため、入出力ポートの構成を簡略化できるとともに、データの伝送速度を向上できる。すなわち、双方向にデータを送受する場合、双方向バッファなどを設けなければならないため、構成が複雑になり、また、データの切り替え制御に時間がかかることから、データの伝送速度が制限されてしまうが、本実施形態のように単方向にデータ伝送を行えば、データの切り替え制御が不要な分だけ高速にデータ伝送を行える。

【0063】データの伝送速度をさらに向上させたい場合は、各回路モジュール間で送受されるデータ量に応じて回路モジュールの接続順序を決定すればよい。例えば、回路モジュールM1がIF回路モジュール、回路モジュールM2が画像処理回路モジュール、回路モジュールM3がメカ制御回路モジュールの場合、回路モジュールM1から回路モジュールM2へのデータ伝送量と、回路モジュールM2から回路モジュールM3へのデータ伝送量とが多いのに対し、回路モジュールM2から回路モジュールM1へのデータ伝送量と回路モジュールM3から回路モジュールM2へのデータ伝送量は少ない。

【0064】このため、図1に示すように、回路モジュールM1、M2、M3の順に接続すれば、最も効率よくデータを伝送でき、平均的なデータ伝送速度を向上できる。

【0065】各回路モジュール間での通信方法には、大きく分けて、ブロードキャスト・コマンド通信とピア・トゥ・ピア・コマンド通信との2つがある。また、通信されるコマンドの種類としては主に、プリンタ制御コマンド、プリンタ・メンテナンス・コマンドと回路モジュール間の通信制御コマンドとがある。

【0066】図9はデータの通信手順を示すフローチャートである。回路モジュール間でデータ通信を行うには、マスターとなる回路モジュール（以下、マスター回路モジュールと呼ぶ）を定める必要がある。そこで、データ通信装置の電源投入直後にディップスイッチ等の状態を調べて、マスターとなる回路モジュールを検出する

11

(ステップS1)。なお、マスター以外の回路モジュールはすべてスレーブ（以下、スレーブ回路モジュールと呼ぶ）として扱う。

【0067】次に、マスター回路モジュールは、ブロードキャスト・パケットを送信する（ステップS2）。このパケットを受信したスレーブ回路モジュールは、自己のID番号をマスター回路モジュール宛てに送信する（ステップS3）。

【0068】マスター回路モジュールは、すべてのスレーブ回路モジュールからのID番号を受信すると、各スレーブ回路モジュールに対して論理アドレスを割り当てる（ステップS4）。

【0069】次に、マスター回路モジュールは、各スレーブ回路モジュールに割り当てた論理アドレスすべてを記録した論理アドレス一覧表をパケットにしてブロードキャスト送信する（ステップS5）。

【0070】各スレーブ回路モジュールは、このパケットを受信し、自己に割り当てられた論理アドレスと、他のすべての回路モジュールの論理アドレスとを認識し、これらの情報をモジュール内で記憶する（ステップS6）。

【0071】マスター回路モジュールは、ステップS4で送信したパケットが戻ってくると、すべてのスレーブ回路モジュールにこのパケットが送信されたことを認識し、各スレーブ回路モジュールにパケットの通信を許可する通信許可パケットをブロードキャスト送信する（ステップS7）。

【0072】スレーブ回路モジュールは、このパケットを受信すると、必要に応じて通信を行う（ステップS8）。

【0073】上述した実施形態では、回路モジュール間を接続するデータバス幅設定用の信号線S1、S0の本数が2本の例を説明したが、信号線S1、S0の本数に制限はなく、信号線S1、S0の本数は3本以上でもよいし、あるいは1本でもよい。データバス幅の組合せ数に合わせて信号線S1、S0の本数を決定すればよい。

【0074】上述した実施形態では、本発明をプリンタ制御回路に適用する例について説明したが、本発明はプリンタ制御回路以外にも幅広く適用可能である。また、*

【図5】

信号線S1	信号線S0	データバス幅
1	1	32ビット
1	0	16ビット
0	1	8ビット
0	0	8ビット

12

*図1では、3つの回路モジュールM1、M2、M3をリング状に接続する例を説明したが、リング状に接続される回路モジュールの数には特に制限はない。

【0075】

【発明の効果】以上詳細に説明したように、本発明によれば、回路モジュール間の信号線の電圧により、回路モジュール間でのデータバス幅を設定するため、データバス幅の異なる回路モジュール同士でも、データの取りこぼしなくデータ伝送を行うことができる。また、データ伝送を開始する前に通信相手先のデータバス幅を把握できるため、通信相手先のデータバス幅に合わせたデータを伝送できる。

【図面の簡単な説明】

【図1】本発明に係るデータ通信装置の概略構成図。

【図2】(a)は回路モジュールをプリント基板で構成する例、(b)は回路モジュールをLSIチップで構成する例を示す図。

【図3】制御部の入力部分の回路図。

【図4】回路モジュール内のプルアップ抵抗とジャンパースイッチの配置を示す図。

【図5】信号線S1、S0の電圧とバス幅との関係を示す図。

【図6】(a)はリセット回路を内蔵する回路モジュールのブロック図、(b)はリセット回路を内蔵しない回路モジュールのブロック図。

【図7】回路モジュール内の詳細構成を示すブロック図。

【図8】パケットのデータ構成を示す図。

【図9】データの通信手順を示すフローチャート。

【図10】プリンタ制御回路の従来例を示す図。

【符号の説明】

1 入力ポート

2 出力ポート

3 ASIC

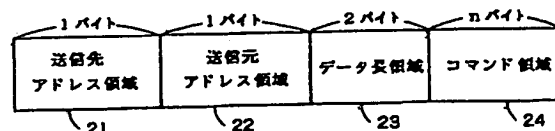
M1、M2、M3 回路モジュール

S1、S2 信号線

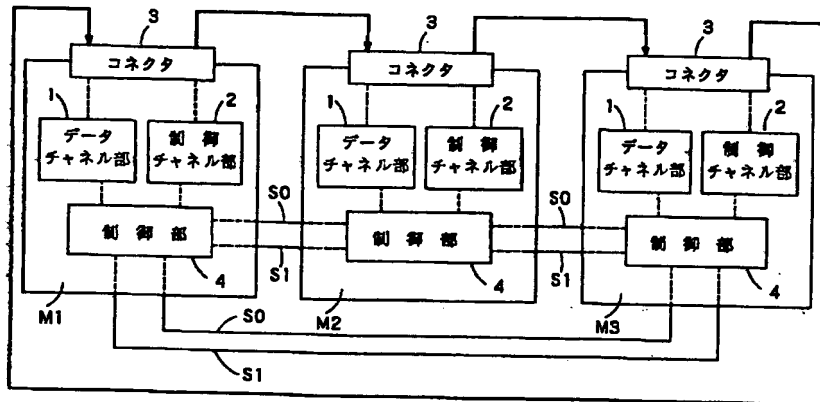
R 抵抗

SW ジャンパースイッチ

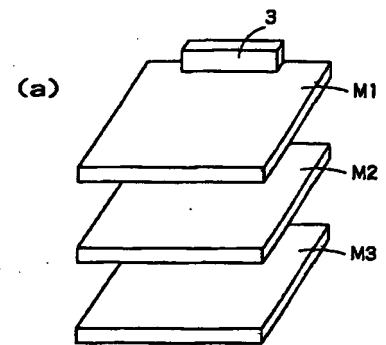
【図8】



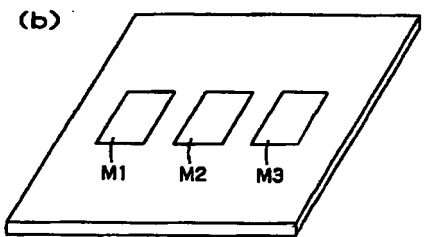
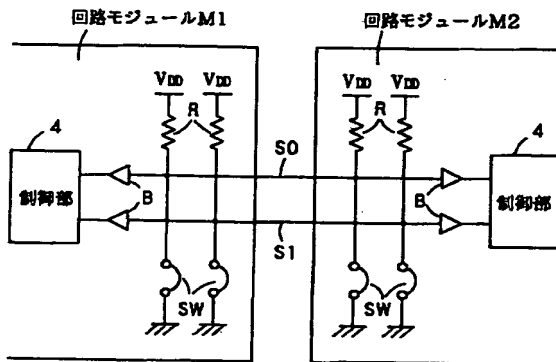
【図1】



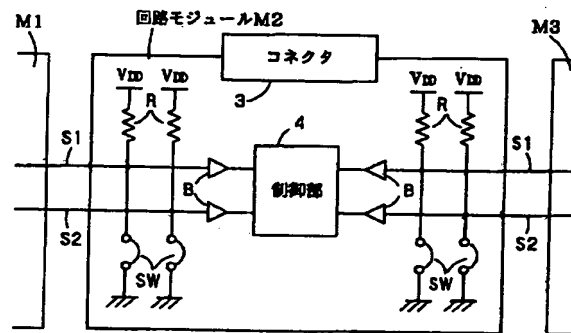
【図2】



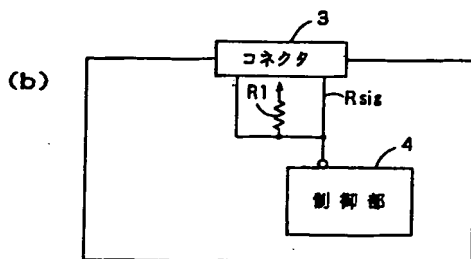
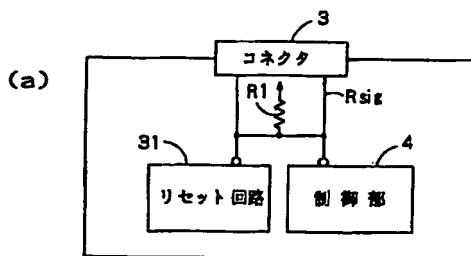
【図3】



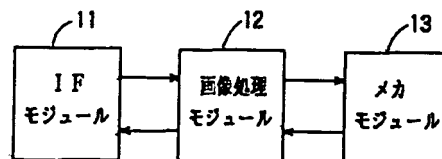
【図4】



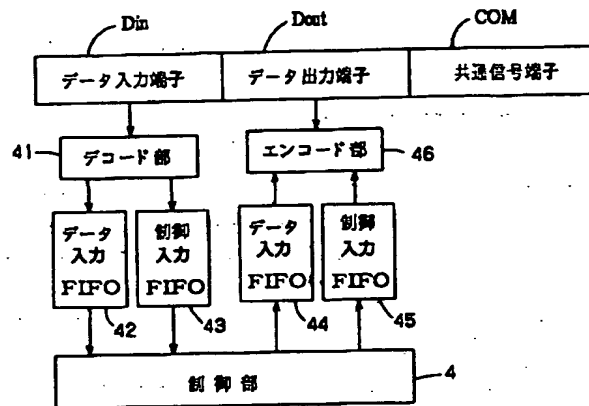
【図6】



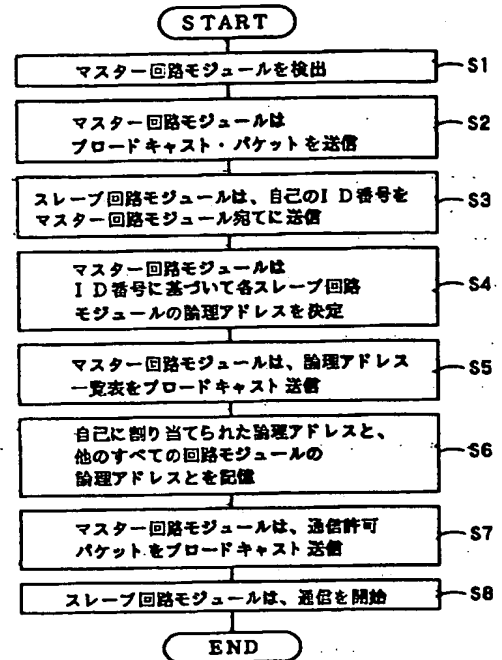
【図10】



【図 7】



【図 9】



THIS PAGE RI ANK (ISPTO)